EDUCETH
Das Bildungsportal der ETH Zürich

Publikation von www.educeth.ch

Störungen in Digitalsystemen

Eine Lernaufgabe von Jost Allmeling
Betreuer: Markus Thaler

Inhalt und Lernziel:
Die Studenten erkennen, dass man durch Einfügen von zusätzlichen Gattern Hazards vermeiden kann. Diese Gatter stellen redundante Terme dar, die die logische Funktion der Schaltnetze nicht verändern.

Unterrichtsmethode: Lernaufgabe
Eine Lernaufgabe ist so gestellt, dass die Schüler/innen während der Bearbeitung etwas Neues lernen.

Fachliches Review:
Walter Schaufelberger, Institut für Automatik, ETH Zürich

Fachdidaktisches Review:
Adolf H. Glattfelder, Institut für Automatik, ETH Zürich

Publiziert auf EducETH:
16. November 2006

Rechtliches:
Die vorliegende Unterrichtseinheit darf ohne Einschränkung heruntergeladen und für Unterrichtszwecke kostenlos verwendet werden. Dabei sind auch Änderungen und Anpassungen erlaubt. Der Hinweis auf die Herkunft der Materialien (ETH Zürich, EducETH) sowie die Angabe der Autorinnen und Autoren darf aber nicht entfernt werden.

Publizieren auf EducETH?
Möchten Sie eine eigene Unterrichtseinheit auf EducETH publizieren? Auf folgender Seite finden Sie alle wichtigen Informationen: http://www.educeth.ch/autoren

Weitere Informationen:
Weitere Informationen zu dieser Unterrichtseinheit und zu EducETH finden Sie im Internet unter http://www.educ.ethz.ch oder unter http://www.educeth.ch.

SCIENCE MEETS SCHOOL
EDUCETH.CH

ETH
Eidgenössische Technische Hochschule Zürich
Swiss Federal Institute of Technology Zurich

Fach-Didaktik
Informationstechnologie und Elektrotechnik

Störungen (hazards, glitches) in Digitalsystemen

Eine Lern-Aufgabe

Lernaufgabe zum Thema :	Störungen (hazards) in Digitalsystemen
Unterrichtsfach:	Digitaltechnik
Institution:	Fachhochschule
Adressaten:	Studenten der Elektrotechnik oder Informatik (1. Jahr)
Bearbeitungsdauer:	10 Minuten Einführung 35 Minuten Bearbeitung
Autor:	Jost Allmeling
Betreuer:	M. Thaler
Fassung von:	1999 (rev 2001, M. Thaler)[1]

[1] (ergänzt mit ZusatzAufgabe 2006: Glattfelder)

Lerntätigkeiten und Leistungen der Studierenden in den vorangegangenen Stunden

Allgemeine Vorkenntnisse

Die Studenten kennen die Gesetze der Booleschen Algebra. Sie wissen, was eine UND-Verknüpfung, eine ODER-Verknüpfung und eine Negation sind. Sie können die Regeln von de Morgan anwenden, um UND- und ODER-Funktionen ineinander zu überführen. Die Studenten wissen, dass Gatter in elektrischen Schaltkreisen die elektrische Realisierung von Logikfunktionen sind.

Spezifische Vorkenntnisse

In den vorangegangenen Lektionen haben die Studenten den Begriff des Schaltnetzes kennengelernt. Ein Schaltnetz ist eine Logikschaltung, bei der die Ausgangssignale zu jedem Zeitpunkt allein von den Eingangssignalen abhängen. Die Übergangs- und Verzögerungszeiten, die bei jeder technischen Realisierung entstehen, wurden dabei zunächst nicht betrachtet.

Die Studenten kennen die disjunktive und die konjunktive Normalform zur Darstellung von Schaltnetzen. Sie können Schaltnetze durch die direkte Anwendung der Booleschen Algebra und mit Hilfe von Karnaugh-Veitch-Diagrammen minimieren. Minimieren bedeutet, für das Schaltnetz eine Realisierung mit möglichst wenigen Gattern zu finden.

Das Neue

Die Studenten finden heraus, dass man durch Einfügen von zusätzlichen Gattern Hazards vermeiden kann. Diese Gatter stellen redundante Terme dar, die die logische Funktion der Schaltnetze nicht verändern. Die Studenten erkennen, dass die redundanten Terme im Karnaugh-Diagramm dafür sorgen müssen, dass sich zusammengefasste Bereiche nicht mehr nur berühren, sondern sich mit anderen überlappen.

Die Studenten werden in Zukunft beim Entwurf von Digitalschaltungen überprüfen, ob Hazards zu Störungen führen können. Ist dies der Fall, werden sie bei der Realisierung von Schaltnetzen darauf achten, dass keine Hazards erzeugt werden.

Vorschlag für eine Hinführung zur Lernaufgabe

Informierender Unterrichtseinstieg (IU)

Bisher sind wir immer davon ausgegangen, dass Schaltnetze verzögerungsfrei arbeiten. Das ist aber in der Realität niemals der Fall. Die Gatter, aus denen Schaltnetze aufgebaut sind, haben endliche Signal-Laufzeiten.

Heute werden Sie lernen, dass unterschiedliche Signallaufzeiten in Schaltnetzen kurzzeitig falsche Ausgangssignale, sog. Hazards oder Glitches, erzeugen können. Ihnen wird klar werden, warum Hazards zu Störungen in Digitalsystemen führen können. Am Ende der Stunde werden Sie in der Lage sein, Schaltnetze ohne Hazards zu entwerfen.

Ich selbst habe einmal beim Aufbau einer Digitalschaltung Probleme mit einem Hazard gehabt. Da ich ganz am Anfang meines Studiums war und noch nichts von Hazards gehört hatte, habe ich wochenlang nach dem Fehler gesucht. Schliesslich habe ich mit einer künstlichen Verzögerung den Fehler beseitigt. Heutzutage würde ich sicherlich systematischer Vorgehen.

Ich werde Ihnen nun 10 Minuten lang eine Einführung geben, wie ein Hazard entsteht und was für Störungen er verursacht.

Sie werden dann 35 Minuten lang mit Hilfe einer Lernaufgabe selbständig herausfinden, wie man Hazards in Schaltnetzen aufspüren und beseitigen kann.

Einführung zum Thema Hazards (Dauer: 10 Minuten)

Inhaltsangabe:

Wird in einem Schaltnetz ein Eingangssignal auf zwei verschiedene Signalwege geführt, die beide auf dasselbe Ausgangssignal wirken, kann dies bei einem Signalwechsel am Eingang zu kurzzeitig falschen Ausgangssignalen, sog. Hazards oder Glitches, führen. Sie rühren von den unterschiedlichen Laufzeiten in den Signalpfaden her.

Wird das Ausgangssignal synchron weiterverarbeitet, d. h. wird zu festgelegten Zeitpunkten abgetastet, haben Hazards keinen negativen Einfluss auf die Funktion der Logikschaltung.

Wird das Ausgangssignal jedoch asynchron weiterverarbeitet, können Hazards zu Störungen des Digitalsystems führen. Erreicht ein Hazard beispielsweise den Reset-Eingang eines Speichers, wird der Speicher irrtümlicherweise zurückgesetzt. In solchen Systemen muss das Entstehen von Hazards also vermieden werden. Das naheliegende Einfügen von Verzögerungsgattern ist aber wegen der grossen Streuung der Gatterlaufzeiten in der Regel kein gangbarer Weg.

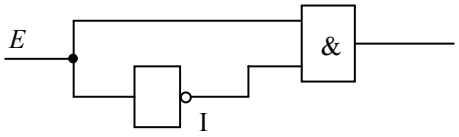
Hazards können aufgespürt werden, indem das Schaltnetz als Karnaugh-Diagramm dargestellt wird. Die Stellen im Diagramm, an denen sich zusammengefasste Bereiche berühren, sich aber nicht überlappen, stellen kritische Eingangswechsel dar. Kritische Eingangswechsel können Hazards hervorrufen.

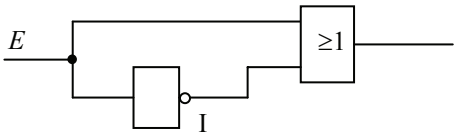
Lernaufgabe: Störungen in Digitalsystemen

Lösen Sie diese Aufgabe in Gruppen von zwei Personen!
Für die Bearbeitung haben Sie 35 Minuten Zeit.

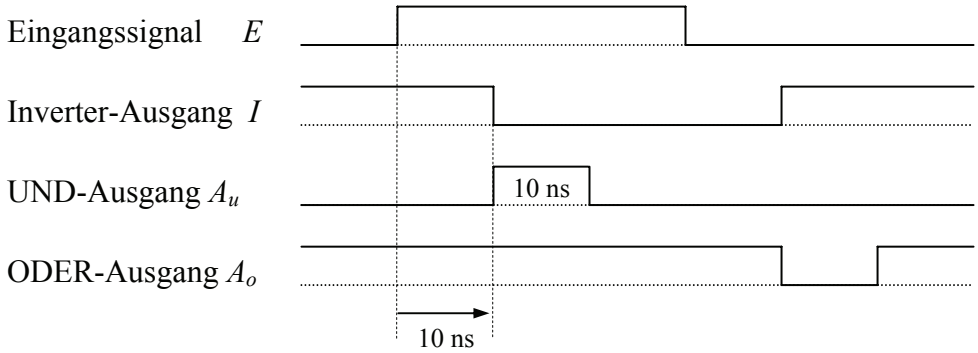
Einführung

Betrachten Sie die beiden untenstehenden einfachen Schaltnetze! Sie bestehen jeweils aus einem Inverter und einem UND- bzw. ODER-Gatter. Jedes Gatter habe eine Laufzeit von 10 ns. Eine Änderung des Eingangssignals wirkt sich also erst nach 10 ns auf den Ausgang eines Gatters aus.





Bei einem Wechsel des Eingangssignals von logisch 0 nach logisch 1 entsteht am Ausgang des UND-Gatters ein positiver Puls von 10 ns Dauer: er wird als Hazard bezeichnet. Analog entsteht ein Hazard am Ausgang des ODER-Gatters bei einer negativen Flanke des Eingangssignals. Dieses Verhalten wird im folgenden Signaldiagramm illustriert:



Die zwei Schaltnetze können mit Hilfe der booleschen Algebra beschrieben werden:

$$A_u \cdot \overline{A}_u = 0 \qquad\qquad A_o + \overline{A}_o = 1$$

In beiden Termen wird das Ergebnis aus dem Eingangssignal A und dem invertierten Eingangssignal $\overline{A}$ gebildet. In solchen Fällen kann ein Wechsel des Eingangssignals einen Hazard erzeugen. Mit Hilfe von Karnaugh-Diagrammen lassen sich kritische Eingangswechsel in einem Schaltnetz leicht auffinden.

Zur Erinnerung: Karnaugh-Diagramme sind eine schematische Darstellung von logischen Funktionen in Form einer Matrix. Sie erleichtern die Minimierung von

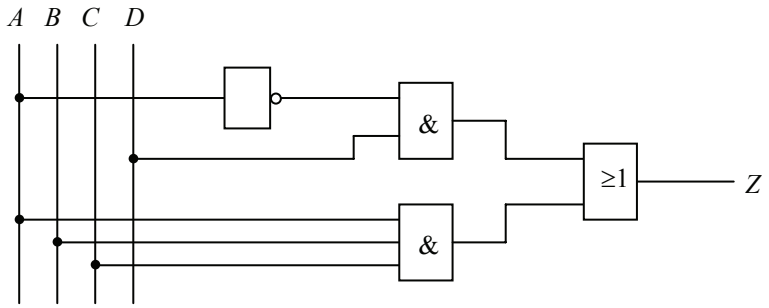
Schaltnetzen. Die Eingangsvariablen und deren Inverse werden den Spalten oder Zeilen der Matrix so zugeordnet, dass jedes Feld einer Kombination von Eingangszuständen entspricht. Zwei benachbarte Felder unterscheiden sich dabei jeweils nur in einer Eingangsvariablen. Der gewünschte Ausgangswert wird in jedem Feld als logisch 0, logisch 1 oder X (don't care) eingetragen. Es werden dann möglichst grosse, rechteckige Bereiche mit 2^n Einsen (n = 1,2,..) resp. 2^n Nullen zusammengefasst, die einen Term des Ausgangssignals bilden.

Beispiel: Die Funktion $Z = \overline{A}C + AB$ soll auf Hazards untersucht werden. Dazu wird die Funktion in einem Karnaugh-Diagramm dargestellt. Da der Term in der disjunktiven Normalform gegeben ist, wird für das KV-Diagramm ebenfalls die disjunktive Darstellung gewählt.

$C \backslash A$ \ B			
0	1	1	1
0	1		

Der kritische Eingangswechsel tritt auf, wenn $B = 1$ und $C = 1$ ist und A den Zustand wechselt. Im Karnaugh-Diagramm ist das die Stelle, an der sich die zusammengefassten Felder berühren, ohne sich zu überlappen.

Aufgabe
Wie können Sie Schaltnetze so erweitern, dass keine Hazards mehr entstehen können? Nehmen Sie die untenstehenden Schaltung als Beispiel, und gehen Sie vom Karn-augh- Diagramm aus!

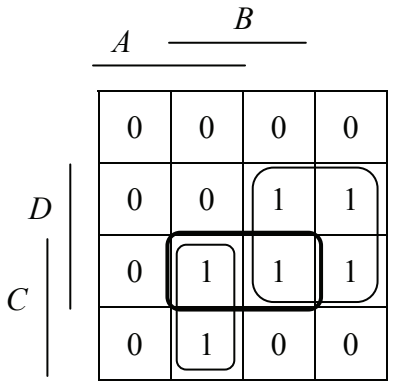


Überprüfen Sie Ihre Lösung, indem Sie selber ein Beispiel konstruieren, das anfällig auf Hazards ist, und dieses bearbeiten.

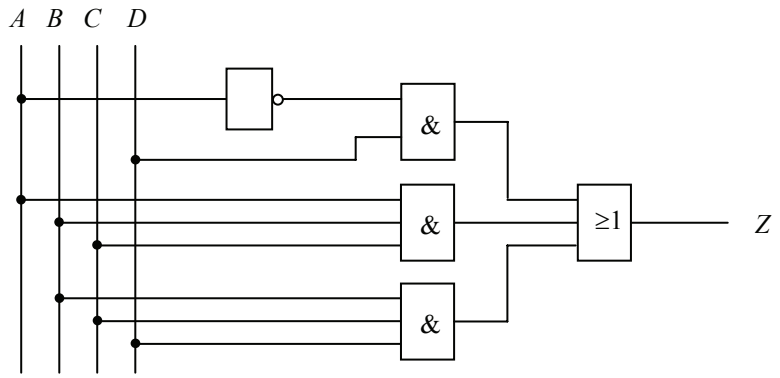
Zusatz-Aufgabe:
Wenn Sie vor der Zeit fertig sein sollten, hier noch eine weitere Aufgabe:
Man kann Flipflop-Schaltungen aus UND- und ODER-Gattern aufbauen (Stichwort: „Selbsthalte“-Schaltung). Was spielt der bisher diskutierte Sachverhalt hier für eine Rolle?
Erläutern Sie Ihre Uberlegungen und Schlussfolgerung in einigen Sätzen.

Richtiges Ergebnis

Einfügen eines redundanten Terms in dass Karnaugh-Diagramm, so dass sich alle benachbarten Bereiche überlappen (2 Punkte)



Einfügen eines zusätzlichen Gatters gemäss Karnaugh Diagramm (2 Punkte)



Zur Zusatz-Aufgabe:

Ohne die Laufzeit funktioniert die Selbsthalteschaltung nicht.